

KOCW 강의 정보

교과목명	Verilog HDL 응용 설계	교수명	이용환		
학점	3	수강대상 학년	2/3		
교재명	Verilog HDL 응용 설계	저 자	이용환	출 판 사	※출판시 표기
강의 목표	Verilog HDL(Hardware Description Language)은 디지털 회로 설계를 위해 산업계에서 폭넓게 사용되는 하드웨어 설계언어이다. 본 교재에서는 HDL을 이용한 디지털 회로설계에 관한 기초지식을 강의하며, HDL의 기본 문법 및 디지털 회로의 모델링 기법과 함께 회로합성, 시뮬레이션을 위한 CAD tool의 사용법을 익힌다. 여러가지 응용회로들을 HDL로 설계한 후 그 기능을 확인하는 과정을 실습하여 실무에 적용할 수 있는 응용능력을 배양한다.				
강의 설명	강의는 이론, 예제, 실습으로 구성되어 있다. <ul style="list-style-type: none"> - 이론부분은 디지털 회로 소개와 Verilog 문법을 강의 - 예제부분은 예제에 대한 자세한 설명과 풀이과정을 포함 - 실습부분은 간단한 소개와 테스트 벤치 및 결과만을 제공하므로 학생들 스스로 Verilog 코드를 작성하여야 함 				